**Лекция 5.**

**Основные понятия и характеристики архитектуры микропроцессоров**

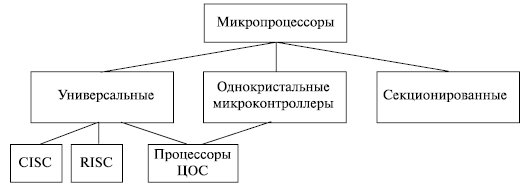
**Микропроцессор** (МП) - это программно-управляемое устройство, которое предназначено для обработки *цифровой информации* и управления процессом этой обработки и выполнено в виде одной или нескольких больших *интегральных схем* (БИС).

Понятие **большая интегральная схема** в настоящее время четко не определено. Ранее считалось, что к этому классу следует относить микросхемы, содержащие более 1000 элементов на кристалле. И действительно, в эти параметры укладывались первые микропроцессоры. Например, 4-разрядная процессорная секция микропроцессорного комплекта К584, выпускавшегося в конце 1970-х годов, содержала около 1500 элементов. Сейчас, когда микропроцессоры содержат десятки миллионов *транзисторов* и их количество непрерывно увеличивается, под БИС будем понимать функционально сложную *интегральную схему*.

**Микропроцессорная система** (МПС) представляет собой функционально законченное изделие, состоящее из одного или нескольких устройств, основу которой составляет микропроцессор.

Микропроцессор характеризуется большим количеством параметров и свойств, так как он является, с одной стороны, функционально сложным вычислительным устройством, а с другой - электронным прибором, изделием электронной промышленности. Как средство вычислительной техники он характеризуется прежде всего своей **архитектурой**, то есть совокупностью программно-аппаратных свойств, предоставляемых пользователю. Сюда относятся система команд, типы и форматы обрабатываемых данных, режимы адресации, количество и распределение регистров, принципы взаимодействия с оперативной памятью и внешними устройствами (характеристики системы прерываний, прямой доступ к памяти и т. д.). По своей архитектуре микропроцессоры разделяются на несколько типов ([рис. 1.1](https://intuit.ru/studies/courses/604/460/lecture/10321?page=1#image.1.1)).

**Универсальные микропроцессоры** предназначены для решения задач цифровой обработки различного *типа информации* от инженерных расчетов до работы с базами данных, не связанных жесткими ограничениями на время выполнения задания. Этот класс микропроцессоров наиболее широко известен. К нему относятся такие известные микропроцессоры, как МП ряда *Pentium* фирмы Intel и МП семейства Athlon фирмы *AMD*.



**Рис. 1.1.**Классификация микропроцессоров

**Характеристики универсальных микропроцессоров**:

1. ***разрядность:*** определяется максимальной разрядностью целочисленных данных, обрабатываемых за 1 такт, то есть фактически разрядностью *арифметико-логического устройства* (*АЛУ*);
2. ***виды и форматы обрабатываемых данных***;
3. ***система команд, режимы адресации операндов***;
4. ***емкость прямоадресуемой оперативной памяти***: определяется разрядностью *шины адреса*;
5. ***частота внешней синхронизации.*** Для частоты синхронизации обычно указывается ее максимально возможное значение, при котором гарантируется работоспособность схемы. Для функционально сложных схем, к которым относятся и микропроцессоры, иногда указывают также минимально возможную частоту синхронизации. Уменьшение частоты ниже этого предела может привести к отказу схемы. В то же время в тех применениях МП, где не требуется высокое быстродействие, снижение частоты синхронизации - одно из направлений энергосбережения. В ряде современных микропроцессоров при уменьшении частоты он переходит в <*спящий режим*>, при котором сохраняет свое состояние. Частота синхронизации в рамках одной архитектуры позволяет сравнить производительность микропроцессоров. Но разные архитектурные решения влияют на производительность гораздо больше, чем частота;
6. ***производительность:*** определяется с помощью специальных тестов, при этом совокупность тестов подбирается таким образом, чтобы они по возможности покрывали различные характеристики микроархитектуры процессоров, влияющие на производительность.

Универсальные микропроцессоры принято разделять на **CISC** - и **RISC-микропроцессоры**.

**CISC-микропроцессоры** (Completed *Instruction Set* Computing - вычисления с полной системой команд) имеют в своем составе весь классический набор команд с широко развитыми режимами адресации операндов. Именно к этому классу относятся, например, микропроцессоры типа *Pentium*.

В то же время **RISC-микропроцессоры** (*reduced* *instruction set* computing - вычисления с сокращенной системой команд) используют, как следует из определения, уменьшенное количество команд и режимов адресации. Здесь прежде всего следует выделить такие микропроцессоры, как Alpha 21x64, Power PC. Количество команд в системе команд - наиболее очевидное, но на сегодняшний день не самое главное различие в этих направлениях развития универсальных микропроцессоров. Другие различия мы будем рассматривать по мере изучения особенностей их архитектуры.

**Организация работы процессора:**

**Последовательная обработка.**

Во время процесса процессор считывает последовательность команд, содержащихся в памяти, и исполняет их. Очерёдность считывания команд изменяется в случае, если процессор считывает команду перехода — тогда адрес следующей команды может оказаться другим. Другим примером изменения процесса может служить случай получения команды останова или переключение в режим обработки аппаратного прерывания.

Скорость перехода от одного этапа цикла к другому определяется тактовым генератором. Тактовый генератор вырабатывает импульсы, служащие ритмом для центрального процессора.

**Параллельная обработка.**

В основу было положено понятие потока, под которым понимается последовательность элементов, команд или данных, обрабатываемая процессором. Соответствующая система классификации основана на рассмотрении числа потоков инструкций и потоков данных и описывает четыре архитектурных класса:

·      SISD (single instruction stream / single data stream) - одиночный поток команд и одиночный поток данных

·      MISD (multiple instruction stream / single data stream) - множественный поток команд и одиночный поток данных.

·      SIMD (single instruction stream / multiple data stream) - одиночный поток команд и множественный поток данных.

·      MIMD (multiple instruction stream / multiple data stream) - множественный поток команд и множественный поток данных

В основе параллельного компьютера лежит идея использования для решения одной задачи нескольких процессоров, работающих сообща, причем процессоры могут быть как скалярными, так и векторными.

**Конвейерная обработка.**

Конвейерная архитектура (pipelining) была введена в центральный процессор с целью повышения быстродействия. Обычно для выполнения каждой команды требуется осуществить некоторое количество однотипных операций, например: выборка команды из ОЗУ, дешифрация команды, адресация операнда в ОЗУ, выборка операнда из ОЗУ, выполнение команды, запись результата в ОЗУ. Каждую из этих операций сопоставляют одной ступени конвейера. Например, конвейер микропроцессора с архитектурой MIPS-I содержит четыре стадии:

·      получение и декодирование инструкции (Fetch)

·      адресация и выборка операнда из ОЗУ (Memory access)

·      выполнение арифметических операций (Arithmetic Operation)

·      сохранение результата операции (Store)

После освобождения k-й ступени конвейера она сразу приступает к работе над следующей командой. Если предположить, что каждая ступень конвейера тратит единицу времени на свою работу, то выполнение команды на конвейере длиной в n ступеней займёт n единиц времени, однако в самом оптимистичном случае результат выполнения каждой следующей команды будет получаться через каждую единицу времени

**Суперскалярная обработка.**

Способность выполнения нескольких машинных инструкций за один такт процессора. Появление этой технологии привело к существенному увеличению производительности.

Основными параметрами процессоров являются:

· тактовая частота,

· разрядность,

· рабочее напряжение,

· коэффициент внутреннего умножения тактовой частоты,

· размер кэш памяти.

Тактовая частота определяет количество элементарных операций (тактов), выполняемые процессором за единицу времени. Тактовая частота современных процессоров измеряется в МГц (1 Гц соответствует выполнению одной операции за одну секунду, 1 МГц=106 Гц). Чем больше тактовая частота, тем больше команд может выполнить процессор, и тем больше его производительность. Первые процессоры, которые использовались в ПК, работали на частоте 4,77 МГц, сегодня рабочие частоты современных процессоров достигают отметки в 2 ГГц (1 ГГц=103 МГц).

Разрядность процессора показывает, сколько бит данных он может принять и обработать в своих регистрах за один такт. Разрядность процессора определяется разрядностью командной шины, то есть количеством проводников в шине, по которой передаются команды

**Однокристальные микроконтроллеры** (ОМК или просто МК) предназначены для использования в системах промышленной и бытовой автоматики. Они представляют собой большие интегральные схемы, которые включают в себя все устройства, необходимые для реализации цифровой системы управления минимальной конфигурации: процессор (как правило, целочисленный), ЗУ команд, ЗУ данных, генератор тактовых сигналов, программируемые устройства для связи с внешней средой (*контроллер прерывания*, таймеры-счетчики, разнообразные порты ввода/вывода), иногда аналого-цифровые и цифро-аналоговые преобразователи и т. д. В некоторых источниках этот класс микропроцессоров называется однокристальными микро-ЭВМ (ОМЭВМ).

В настоящее время две трети всех производимых микропроцессорных БИС в мире составляют МП этого класса, причем почти две трети из них имеет разрядность, не превышающую 16 бит. К классу однокристальных *микроконтроллеров* прежде всего относятся микропроцессоры серии *MCS*-51 фирмы Intel и аналогичные микропроцессоры других производителей, архитектура которых де-факто стала стандартом.

**Отличительные особенности архитектуры однокристальных микроконтроллеров**:

* физическое и логическое разделение памяти команд и памяти данных (гарвардская архитектура), в то время как в классической неймановской архитектуре программы и данные находятся в общем *запоминающем устройстве* и имеют одинаковый механизм доступа;
* упрощенная и ориентированная на задачи управления система команд: в МК, как правило, отсутствуют средства обработки данных с плавающей точкой, но в то же время в систему команд входят команды, ориентированные на эффективную работу с датчиками и исполнительными устройствами, например, команды обработки битовой информации;
* простейшие режимы адресации операндов.

**Основные характеристики микроконтроллеров** (в качестве примера численные значения представлены для MK-51):

1. Разрядность (8 бит).
2. Емкость внутренней памяти команд и памяти данных, возможности и пределы их расширения:
   * внутренняя память команд - 4 Кбайт (в среднем команда имеет длину 2 байта, таким образом, во внутренней памяти может быть размещена программа длиной около 2000 команд); возможность наращивания за счет подключения внешней памяти до 64 Кбайт;
   * *память данных* на кристалле 128 байт (можно подключить *внешнюю память* общей емкостью до 64 Кбайт).
3. *Тактовая частота*:
   * внешняя частота 12 МГц;
   * частота машинного цикла 1 МГц.
4. Возможности взаимодействия с внешними устройствами: количество и назначение *портов ввода-вывода*, характеристики системы прерывания, программная поддержка взаимодействия с внешними устройствами.

Наличие и характеристики встроенных *аналого-цифровых преобразователей* (*АЦП*) и цифро-аналоговых преобразователей (*ЦАП*) для упрощения согласования с датчиками и исполнительными устройствами системы управления.

**Секционированные микропроцессоры** (другие названия: микропрограммируемые и разрядно-модульные) - это микропроцессоры, предназначенные для построения специализированных процессоров. Они представляют собой микропроцессорные секции относительно небольшой (от 2 до 16) разрядности с пользовательским доступом к микропрограммному уровню управления и средствами для объединения нескольких секций.

Такая организация позволяет спроектировать процессор необходимой разрядности и со специализированной системой команд. Из-за своей малой разрядности микропроцессорные секции могут быть построены с использованием быстродействующих технологий. Совокупность всех этих факторов обеспечивает возможность создания процессора, наилучшим образом ориентированного на заданный класс алгоритмов как по системе команд и режимам адресации, так и по форматам данных.

Одним из первых комплектов секционированных микропроцессоров были МП БИС семейства Intel 3000. В нашей стране они выпускались в составе серии К589 и 585. *Процессорные элементы* этой серии представляли собой двухразрядный микропроцессор. Наиболее распространенным комплектом секционированных микропроцессоров является Am2900, основу которого составляют 4-разрядные секции. В нашей стране аналог этого комплекта выпускался в составе серии К1804. В состав комплекта входили следующие БИС:

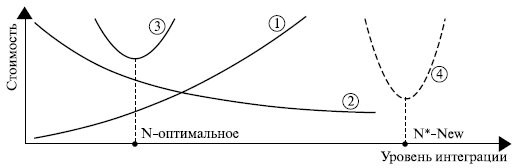
* разрядное секционное *АЛУ*;
* блок ускоренного переноса;
* разрядное секционное *АЛУ* с аппаратной поддержкой умножения;
* тип схем микропрограммного управления;
* контроллер состояния и сдвига;
* *контроллер приоритетных прерываний*.

Основным недостатком микропроцессорных систем на базе секционированных микропроцессорных БИС явилась сложность проектирования, отладки и программирования систем на их основе. Использование специализированной системы команд приводило к несовместимости разрабатываемого ПО для различных микропроцессоров. Возможность создания оптимального по многим параметрам специализированного процессора требовала труда квалифицированных разработчиков на протяжении длительного времени. Однако бурное развитие электронных технологий привело к тому, что за время проектирования специализированного процессора разрабатывался универсальный микропроцессор, возможности которого перекрывали гипотетический выигрыш от проектирования специализированного устройства. Это привело к тому, что в настоящее время данный класс микропроцессорных БИС практически не используется.

**Процессоры цифровой обработки сигналов**, или **цифровые сигнальные процессоры**, представляют собой бурно развивающийся класс микропроцессоров, предназначенных для решения задач цифровой *обработки сигналов* - обработки звуковых сигналов, изображений, распознавания образов и т. д. Они включают в себя многие черты однокристальных микро-контроллеров: гарвардскую архитектуру, встроенную память команд и данных, развитые возможности работы с внешними устройствами. В то же время в них присутствуют черты и универсальных МП, особенно с *RISC*-архитектурой: конвейерная организация работы, программные и аппаратные средства для выполнения операций с *плавающей запятой*, аппаратная поддержка сложных специализированных вычислений, особенно умножения.

**Как электронное изделие** микропроцессор характеризуется рядом параметров, наиболее важными из которых являются следующие:

1. ***Требования к синхронизации***: максимальная частота, стабильность.
2. ***Количество и номиналы источников питания***, требования к их стабильности. В настоящее время существует тенденция к уменьшению напряжения питания, что сокращает тепловыделение схемы и ведет к повышению частоты ее работы. Если первые микропроцессоры работали при напряжении питания+-15В, то сейчас отдельные схемы используют источники менее 1 В.
3. ***Мощность рассеяния*** - это мощность потерь в выходном каскаде схемы, превращающаяся в тепло и нагревающая выходные транзисторы. Иначе говоря, она характеризует показатель тепловыделения БИС, что во многом определяет требования к конструктивному оформлению *микропроцессорной системы*. Эта характеристика особенно важна для встраиваемых МПС.
4. ***Уровни сигналов*** логического нуля и логической единицы, которые связаны с номиналами источников питания.
5. ***Тип корпуса*** - позволяет оценить пригодность схемы для работы в тех или иных условиях, а также возможность использования новой БИС в качестве замены существующей на плате.
6. ***Температура окружающей среды****,* при которой может работать схема. Здесь выделяют два диапазона:
   * коммерческий (0 0С … +700С);
   * расширенный (-40 0С … +85 0С).
7. ***Помехоустойчивость***- определяет способность схемы выполнять свои функции при наличии помех. Помехоустойчивость оценивается интенсивностью помех, при которых нарушение функций устройства еще не превышает допустимых пределов. Чем сильнее помеха, при которой устройство остается работоспособным, тем выше его помехоустойчивость.
8. ***Нагрузочная способность***, или коэффициент разветвления по выходу, определяется числом схем этой же серии, входы которых могут быть присоединены к выходу данной схемы без нарушения ее работоспособности. Чем выше нагрузочная способность, тем шире логические возможности схемы и тем меньше таких микросхем необходимо для построения сложного вычислительного устройства. Однако с увеличением этого коэффициента ухудшаются помехоустойчивость и быстродействие.
9. ***Надежность***- это способность схемы сохранять свой уровень качества функционирования при установленных условиях за установленный период времени. Обычно характеризуется *интенсивностью отказов* (час-1) или средним временем наработки на отказ (час). В настоящее время этот параметр для больших инте- гральных схем обычно не указывается изготовителем. О надежности МП БИС можно судить по косвенным показателям, например, по приводимой разработчиками средств вычислительной техники надежности изделия в целом.
10. ***Характеристики технологического процесса***. Основной показатель здесь - разрешающая способность процесса. В настоящее время она составляет 32 нм, то есть около 30 тыс. линий на 1 мм. Более совершенный технологический процесс позволяет создать микропроцессор, обладающий большими функциональными возможностями.



**Рис. 1.2.**Затраты на производство микропроцессорной системы

Затраты на изготовление устройств, использующих микропроцессорные БИС, представлены на [рис. 1.2](https://intuit.ru/studies/courses/604/460/lecture/10321?page=1#image.1.2). Здесь:

1. затраты на изготовление БИС (чем больше степень интеграции элементов на кристалле, тем дороже обходится производство схемы);
2. затраты на сборку и наладку *микропроцессорной системы* (с увеличением функциональных возможностей МП потребуется меньше схем для создания МПС);
3. общая стоимость *микропроцессорной системы*, которая складывается из затрат (1) и (2). Она имеет некоторое оптимальное значение для данного уровня развития технологии;
4. переход на новую технологию (оптимальным будет уже другое количество элементов на кристалле, а общая стоимость изделия снижается).

В 1965 году Гордон Мур сформулировал гипотезу, известную в настоящее время как <закон Мура>, согласно которой каждые 1,5-2 года число *транзисторов* в расчете на одну *интегральную схему* будет удваиваться. Это обеспечивается непрерывным совершенствованием технологических процессов производства микросхем.

Наиболее развитая в технологическом отношении фирма Intel в жизненном цикле полупроводниковых технологий, создаваемых и применяемых в корпорации, выделяет шесть стадий.

Самая ранняя стадия проходит за пределами Intel - в университетских лабораториях и независимых исследовательских центрах, где ведутся поиски новых физических принципов и методов, которые могут стать основой научно-технологического задела на годы вперед. Корпорация финансирует эти исследования.

На второй стадии исследователи Intel выбирают наиболее перспективные направления развития новых технологий. При этом обычно рассматривается 2-3 варианта решения.

Главная задача третьей стадии - полная черновая проработка новой технологии и демонстрация ее осуществимости.

После этого начинается четвертая стадия, главная цель которой - обеспечить достижение заданных значений таких ключевых технических и экономических показателей, как выход годных изделий, надежность, стоимость и некоторые другие. Завершение этапа подтверждается выпуском первой промышленной партии новых изделий.

Пятая стадия - промышленное освоение новой технологии. Эта проблема не менее сложна, чем разработка самой технологии, поскольку необычайно трудно в точности воспроизвести в условиях реального производства то, что было получено в лаборатории. Обычно именно здесь возникают задержки со сроками выпуска новых изделий, с достижением запланированного объема поставок и себестоимости продукции.

Последняя, шестая стадия жизненного цикла технологии (перед отказом от ее применения) - зрелость. Зрелая технология, подвергаясь определенному совершенствованию с целью повышения производительности оборудования и снижения себестоимости продукции, обеспечивает основные объемы производства. По мере внедрения новых, более совершенных технологий <старые> производства ликвидируются.

Но не сразу: сначала они переводятся на выпуск микросхем с меньшим быстродействием или с меньшим числом *транзисторов*, например, периферийных БИС.

**Этапы развития архитектуры универсальных микропроцессоров**

Первый микропроцессор был разработан фирмой Intel в 1971 году. Он получил название I-4004, имел 4-разрядную структуру и был ориентирован на использование в калькуляторах. Впоследствии этой же фирмой был выпущен еще один 4-разрядный микропроцессор - I-4040.

На протяжении многих лет крупнейшими разработчиками и производителями универсальных микропроцессоров в мире являются компании Intel (70-75 % мирового производства) и Advanced *Micro* Devices (*AMD*), занимающая 20-25 % рынка. Их разработки идут во многом параллельными путями. В нашем курсе мы будем рассматривать развитие архитектуры универсальных микропроцессоров на примере микропроцессоров фирмы Intel.

В 1972 году на рынке появился 8-разрядный МП I-8008, а вслед за ним, в 1974 году,- I-8080. Последний микропроцессор сыграл значительную роль в развитии микропроцессорной техники. Во многом он заложил основы архитектуры для всех последующих поколений микропроцессоров. Он имеет раздельные 8-разрядную *шину данных* и 16-разрядную *шину адреса*, возможность подключения памяти емкостью до 64 Кбайт и до 256 внешних устройств. Микропроцессор содержит 16-разрядные **указатель команд** (*Instruction Pointer* - IP) и **указатель стека** (*Stack Pointer* - *SP*), шесть 8-разрядных регистров общего назначения (РОН), которые могут использоваться как три 16-разрядные. Система команд состоит из 78 базовых команд. При загрузке операнда из памяти применяется прямая, косвенная регистровая или стековая адресация. В общем случае программист может использовать регистровую, прямую, косвенную, непосредственную, индексную, прямую и косвенную автоинкрементную и автодекрементную адресации.

Микропроцессор содержит входные и выходные интерфейсные сигналы, обеспечивающие реакцию на сигналы запросов внешних прерываний, организацию прямого доступа к памяти, а также согласование своего *цикла работы* с медленными внешними устройствами (ВУ).

Его отличительной чертой стало создание **микропроцессорного комплекта** или семейства, то есть набора БИС, совместимых между собой по интерфейсным сигналам и функционально дополняющих друг друга. В нашей стране этот микропроцессорный комплект выпускался в составе серии К580, в которую вошли следующие микросхемы:

* КР580ВМ80А - однокристальный 8-разрядный микропроцессор;
* КР580ВВ51А - программируемый *последовательный интерфейс*;
* КР580ВИ53 - программируемый таймер;
* КР580ВВ55А - программируемый параллельный интерфейс;
* КР580ВТ57 - контроллер прямого доступа к памяти;
* КР580ВН59 - *контроллер прерываний*;
* КР580ВВ79 - интерфейс клавиатуры и дисплея;
* КР580ВГ75 - контроллер ЭЛТ;
* КР580ВК91А - интерфейс МП - канал общего пользования;
* КР580ГФ24 - генератор тактовых сигналов и некоторые другие схемы, предназначенные в основном для согласования работы отдельных частей *микропроцессорной системы*.

БИС данного микропроцессорного комплекта вследствие хороших архитектурных решений, широкой номенклатуры и совместимости до сих пор можно встретить в некоторых цифровых устройствах, не требующих высокого быстродействия и разрядности, а идеи, заложенные в таких схемах, как *контроллер прерываний* и контроллер прямого доступа к памяти, используются в современных наборах системной логики - чипсетах.

Очередным крупным шагом в развитии микропроцессорной техники стало появление в 1978 году 16-разрядных универсальных микропроцессоров. Здесь прежде всего следует выделить микропроцессор I-8086,

выпускавшийся отечественной электронной промышленностью в составе семейства К1810. Эти микропроцессоры, заложившие основы архитектуры x86, использовались при производстве первых *персональных ЭВМ*.

Основными отличительными чертами в архитектуре этого микропроцессора стали:

* увеличение разрядности регистров общего назначения до 16 бит;
* увеличение количества регистров общего назначения до 8;
* увеличение количества режимов адресации операндов;
* расширение количества флагов в регистре признаков, в том числе за счет введения флагов управления, обеспечивающих, например, возможность запрета внешних *маскируемых прерываний*;
* появление сегментного механизма обращения к памяти, который обеспечил возможность обращения к памяти емкостью до 1 Мбайт при использовании 16-разрядных регистров.

Появившийся вслед за этим в 1982 году микропроцессор i286 явился переходной ступенью к 32-разрядным универсальным микропроцессорам. В процессоре i286 было реализовано два режима работы - защищенный и реальный. В **реальном режиме** работы процессор был полностью совместим с выпускавшимися ранее 16-разрядными микропроцессорами с архитектурой x86. В формировании адреса участвовали только 20 линий, поэтому максимальная емкость адресуемой памяти в этом режиме осталась прежней - 1 Мбайт. В **защищенном режиме** процессор мог адресовать до 1 Гбайт виртуальной памяти. Шина адреса была увеличена до 24 бит, поэтому емкость адресуемой памяти составляла 16 Мбайт. Для защиты от несанкционированного доступа к программам и данным и выполнения привилегированных команд, которые могут кардинально изменить состояние всей системы, в процессоре i286 была введена защита по привилегиям. С этой целью микропроцессор поддерживал 4 уровня привилегий. Для выполнения операций над числами с плавающей точкой была разработана отдельная БИС - *математический сопроцессор* 80287.

В 1985 году был выпущен 32-разрядный универсальный микропроцессор i386 - первый полноценный представитель архитектуры *IA-32* (Intel *Architecture*-32). Развитие этой архитектуры продолжалось вплоть до последних моделей микропроцессора *Pentium* 4. Данную архитектуру отличает ряд изменений, некоторые из которых имеют чисто количественное значение, а другие носят принципиальный характер.

Главным внешним отличием является увеличение разрядности *шины данных* и *шины адреса* до 32 бит. Это, в свою очередь, связано с изменениями в разрядности внутренних элементов микропроцессора.

Большие качественные изменения произошли на уровне работы микропроцессора в **защищенном режиме**, который был существенно развит по сравнению с i286. Отметим основные черты этого режима.

1. Принципиально меняется механизм формирования физического адреса. Прежде всего, изменяется механизм использования *сегментированной* памяти. Сегменты в защищенном режиме могут иметь произвольную длину и располагаться в памяти начиная с произвольного адреса. Каждый сегмент снабжается рядом атрибутов (базовый адрес, длина сегмента, его тип, уровень защиты и т. п.), которые хранятся в специальной структуре, называемой **дескриптором сегмента**, и используются блоком управления памятью микропроцессора при формировании *физических адресов* операндов и команд. Появляется возможность использования **страничного механизма***организации памяти*. **Страница** - это раздел памяти, который, в отличие от сегмента, имеет фиксированную длину. *Страничная организация* памяти служит основой виртуальной памяти и беспечивает более эффективное, по сравнению с сегментной, использование памяти.
2. Организуется аппаратная поддержка **мультипрограммного режима работы**, при котором в памяти одновременно содержатся программы и данные для выполнения нескольких задач. Каждой задаче предоставляется свой <виртуальный процессор>. В каждый момент времени реальный процессор предоставляется одному из виртуальных процессоров, выполняющему свою задачу.
3. С целью обеспечения защиты информации и упрощения организации мультипрограммного режима работы микропроцессор снабжается специальными механизмами, определяющими, какие операции и обращения к памяти разрешается производить процессору при выполнении текущей задачи.

За время, прошедшее после появления первого 32-разрядного микропроцессора, только фирмой Intel было выпущено несколько десятков модификаций 32-разрядных МП. Изменения в некоторых моделях носили принципиальный характер, а ряд моделей содержали в основном лишь количественные изменения отдельных параметров (частота, емкость кэш-памяти и т. п.). Основные этапы развития этой архитектуры, которые, на наш взгляд, носят принципиальный характер, представлены в [табл. 1.1.](https://intuit.ru/studies/courses/604/460/lecture/10321?page=2#table.1.1)

Остановимся вкратце на их рассмотрении.

К основным нововведениям микропроцессора i486, выпущенного в 1989 году, относятся два, которые связаны с расширившимися технологическими возможностями. Это размещение непосредственно на кристалле БИС двух важных блоков, которые раньше выполнялись в виде отдельных микросхем: кэш-памяти и блока процессора обработки чисел с плавающей точкой ( **floating point unit - FPU** ). Кэш-память имела объем 8 Кбайт и предназначалась для хранения программ и данных. *FPU* имел внутренний файл из восьми 80-разрядных регистров, свой *регистр состояния* и управления.

Главной отличительной чертой нового продукта в линейке 32-разрядных микропроцессоров - МП *Pentium* - явилась возможность *конвейерной обработки* информации. Хотя некоторые авторы считают, что конвейер появился уже в i486, это не является общепринятым мнением.

Высокая скорость выполнения команд в МП *Pentium* достигалась благодаря двум 5-ступенчатым конвейерам, позволявшим одновременно исполнять несколько инструкций. *Обмен информацией* с памятью через *кэш данных* осуществлялся независимо от *процессорного ядра*, а буфер инструкций был связан с ним через высокоскоростную 256-разрядную внутреннюю шину. Несмотря на то, что новый кристалл был спроектирован как 32-разрядный, для связи с остальными компонентами системы использовалась внешняя 64-разрядная *шина данных*. Появление конвейера обусловило необходимость введения еще одного блока - схемы предсказания переходов. Эффективная работа данной схемы чрезвычайно важна для повышения производительности микропроцессора. Все последующие модификации микропроцессоров непременно связаны с улучшением ее работы.

Основным нововведением разработанного в 1997 году микропроцессора *Pentium* *MMX* стал блок, обеспечивавший новую схему обработки целочисленной информации - **SIMD (Single Instruction - Multiple Data**: одна команда - множество данных). До этого обработка велась по классической схеме *SISD*: каждая команда выполняла действия над своей парой операндов. Введение *SIMD*-операций позволило обрабатывать одновременно несколько операндов с использованием одной команды, что дало возможность существенно поднять производительность микропроцессора на тех задачах, где над большими массивами однородной информации выполнялись одинаковые операции, например, в мультимедийных приложениях. Появление таких возможностей потребовало введения в систему команд 57 новых инструкций, но регистровая структура микропроцессора не изменилась.

Микропроцессор *Pentium* III, появившийся в 1999 году, позволил обрабатывать по схеме *SIMD* не только целочисленные операнды, но и числа с плавающей точкой. Для этого система команд была расширена на 70 инструкций, а в структуре микропроцессора появился специальный блок *SSE*, содержащий, в частности, отдельный регистровый файл из восьми 128-разрядных регистров. Еще одной новинкой, использованной в *Pentium* III, было размещение на кристалле кэш-памяти второго уровня (начиная с ядра Coppermine), работающей на частоте ядра. Но это носило скорее количественный характер и не внесло существенных изменений в архитектуру.

Микропроцессор *Pentium* 4 завершает линейку 32-разрядных микропроцессоров. Основным вкладом этого микропроцессора в развитие архитектуры *IA-32* стало еще большее увеличение глубины конвейера - до 31 стадии, что позволило сильно нарастить частоту процессора. Количество конвейеров возросло до 9. Кроме поддержки ставших традиционными инструкций *MMX* и *SSE*, в *Pentium* 4 добавили еще 144 команды *SSE2*, затем и *SSE3*, ориентированные в первую очередь на работу с потоковыми данными.

В 2001 году фирмой Intel был выпущен микропроцессор *Itanium*, положивший начало новой 64-разрядной архитектуре - *IA-64*, которая сменила архитектуру 32-разрядных микропроцессоров *IA-32*, господствовавшую на протяжении более 15 лет.

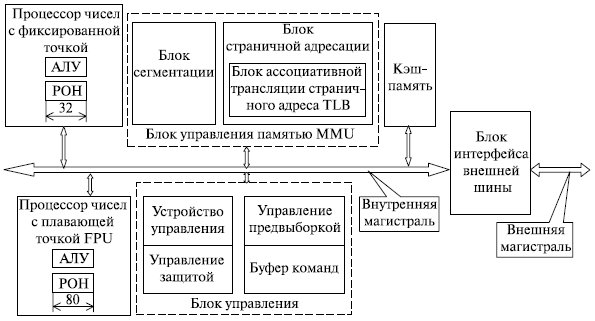
Данное учебное пособие в части универсальных микропроцессоров будет базироваться в основном на рассмотрении базовой архитектуры 32- разрядного микропроцессора, которая сложилась в микропроцессоре i486. Основные моменты, касающиеся развития этой архитектуры (конвейерная организация работы, обработка информации по схеме *SIMD* и т. д.), будут рассмотрены отдельно. Также отдельно будут рассмотрены современные направления развития архитектуры универсальных микропроцессоров и, в качестве примера, архитектура 80-ядерного микропроцессора фирмы Intel и микропроцессора *Itanium*.

**Структура 32-разрядного универсального микропроцессора**

Рассмотрение архитектуры *IA-32* начнем с микропроцессора i486. В нем впервые появились те блоки, которых не было на кристалле первого 32-разрядного микропроцессора i386, - кэш-память и процессор обработки чисел с плавающей точкой. Именно его архитектуру можно рассматривать как базовую для *IA-32*. Структура микропроцессора i486 представлена на [рис. 1.3](https://intuit.ru/studies/courses/604/460/lecture/10321?page=3#image.1.3).

Рассмотрим состав и назначение основных блоков этого микропроцессора.

**Процессор обработки чисел с фиксированной точкой**содержит 32-разрядное *АЛУ* и блок **регистров общего назначения**. *АЛУ* предназначено для обработки двоичных чисел длиной 1, 2 или 4 байта без знака или со знаком, а также двоично-десятичных чисел, не превышающих 99. Двоичные числа со знаком представляются в *дополнительном коде*. Блок регистров общего назначения содержит восемь 32-разрядных регистров, часть из которых допускает 16- и 8-разрядное обращение.



**Рис. 1.3.**Структура универсального микропроцессора

**Процессор обработки чисел с плавающей точкой** состоит из 80-разрядного *АЛУ*, блока из восьми 80-разрядных регистров общего назначения, а также управляющих регистров. Главным образом он предназначен для обработки чисел с плавающей точкой, но также используется для обработки целых чисел со знаком длиной 8 байт и двоично-десятичных чисел величиной от 100 до 99…9 (18 цифр). На первых этапах развития *SIMD*-обработки регистры **FPU** использовались для хранения операндов, представленных в новых форматах.

**Блок управления памятью** (*Memory Management* Unit - *MMU*) состоит из двух основных блоков в соответствии с *организацией памяти*.

В общем случае память в микропроцессоре делится на сегменты, которые, в свою очередь, делятся на страницы. В соответствии с этим, *MMU* содержит блок *сегментации* (или блок сегментного преобразования адреса) и блок *страничного преобразования*, в состав которого входит так называемый **буфер ассоциативной трансляции адресов стра- ниц**(*TLB*).

**Кэш-память** представляет собой промежуточную ступень между оперативной памятью и регистрами микропроцессора и предназначена для хранения наиболее часто используемой информации.

В состав **блока управления**входят:

* собственно *устройство управления*, то есть та классическая схема, которая под действием кода команды вырабатывает набор управляющих сигналов, поступающих на разные узлы как самого микропроцессора, так и на блок интерфейса внешней шины;
* управление *защитой памяти*: обеспечивает аппаратную защиту программ и данных при управлении памятью и по привилегиям;
* блок управления предвыборкой команд: реализует опережающее заполнение буфера команд, представляющего собой некоторую *буферную память*. Буфер команд имеет емкость 32 байта и заполняется командами из следующих ячеек памяти команд по мере своего освобождения. Этим обеспечивается ускорение обработки микропроцессором следующей команды. Данный блок подвергался, пожалуй, наиболее существенным переработкам по мере развития архитектуры *IA-32* - причина в широком последующем использовании конвейерной организации работы МП и связанной с этим необходимости постоянного совершенствования блока предсказания адреса следующей команды.

**Блок интерфейса внешней шины** осуществляет электрическое согласование параметров внутренней магистрали с сигналами внешних *магистралей*, формирование необходимых сигналов на внешнюю *магистраль* и прием сигналов извне. Внешняя *магистраль* микропроцессора состоит из *шины адреса*, *шины данных* и сигналов управления:

* *шина данных* имеет ширину 32 разряда;
* 32-разрядный адрес передается по 34-разрядной шине А31...А2+(B3,B2,B1,B0). Чтобы с минимальными потерями согласовывать 32-разрядную *шину данных* с передачей данных меньшей разрядности, младшие разряды адреса (А1 и А0) передаются в дешифрированном виде (B3, B2, B1, B0). Они показывают, какие байты из 32-разрядной *шины данных* в данный момент реально востребованы: 1 байт, 2 младших байта, 2 старших байта либо все 32 разряда данных;
* шина управления - 32-разрядная. По ней передаются сигналы записи и чтения содержимого оперативной памяти и внешних устройств, сигналы *запросов прерываний*, прямого доступа к памяти и т. д.

Особый интерес представляют три режима работы микропроцессора: реальный, защищенный и режим виртуального МП i8086. В **реальном режиме**обеспечивается совместимость на уровне объектных кодов с микропроцессором i8086 и микропроцессором i286, работающем в реальном режиме. В этом режиме архитектура 32-разрядного микропроцессора почти полностью идентична архитектуре 16-разрядного МП. Для программиста же он вообще представляется как МП i8086, выполняющий написанные программы с большей скоростью и обладающий расширенной системой команд и регистрами. Благодаря этим качествам фирма Intel сохранила прежних клиентов, которые хотели модернизировать свои системы, не отказываясь от имевшегося задела в области программного обеспечения, и привлекла тех, кому изначально требовалась высокая скорость обработки информации.

Одно из основных ограничений реального режима было связано с предельной емкостью адресуемой памяти, равной 1 Мбайт. От него свободен **защищенный режим**, позволяющий воспользоваться всеми преимуществами архитектуры нового МП. Размер адресного пространства в этом случае увеличивается до 4 Гбайт, а общий объем поддерживаемого адресного пространства - до 64 терабайт (1 Тбайт = 240 байт). МП, работающие в защищенном режиме, обладают более высоким быстродействием и возможностями организации истинной *многозадачности*.

Наконец, **режим виртуального МП**открывает возможность одновременного исполнения программ, написанных для МП i8086, i286 и i386.

Поскольку *емкость памяти*, адресуемой микропроцессором, не ограничена значением 1 Мбайт, этот режим позволяет формировать несколько виртуальных сред i8086.

**Краткие итоги**. В лекции даны определения микропроцессора и *микропроцессорной системы*, архитектуры микропроцессора. Приведена классификация микропроцессоров по их архитектуре, представлены параметры, которые характеризуют микропроцессоры каждого класса как вычислительное устройство и как электронное изделие. Рассмотрены этапы развития архитектуры универсальных микропроцессоров на примере МП БИС фирмы Intel, занимающей *доминирующее положение* в этом секторе рынка. Описаны структура и основные блоки микропроцессора i486, являющегося базовым микропроцессором для этой архитектуры.